



| | | | |
|------------------|--------------|----------------------|---|
| Nº PROCEDIMIENTO | PUI/2018-118 | Nº PLAZAS CONVOCADAS | 1 |
|------------------|--------------|----------------------|---|

| | | | |
|--------------|--------------------------------------|-----------------|------------|
| CATEGORÍA | N2 | F. CONVOCATORIA | 25-05-2018 |
| DEPARTAMENTO | Informática e Ingeniería de Sistemas | | |
| CENTRO | I3A – IUI EN INGENIERÍA DE ARAGÓN | | |

ANEXO I

La Comisión de selección que resuelve el concurso reseñado, en la sesión constitutiva celebrada el 14 de junio de 2018 en Zaragoza, establece los siguientes criterios para resolver el concurso objeto de esta plaza, que servirán de método de cuantificación para los miembros de esta comisión.

CRITERIOS PARA RESOLVER EL CONCURSO:

Apartado 1 – Curriculum vitae: hasta 30 puntos

- Expediente académico: hasta 27 puntos
 - Doctorado en el área de Arquitectura y Tecnología de Computadores: 20 puntos
 - Grado en Ingeniería informática: 4 puntos
 - Ingeniero en Ingeniería informática: 5 puntos
 - Máster en Ingeniería informática: 2 puntos
- Idiomas: hasta 3 puntos
 - Inglés: nivel C1 o superior: 3 puntos
 - Otros idiomas: nivel C1 o superior: 1 punto.

Apartado 2 – Conocimientos, Publicaciones, Experiencia: Hasta 70 puntos

- Conocimientos acreditados en Co-diseño de sistemas de sistemas en chip híbridos FPGA/procesador: hasta 15 puntos
 - Se asignarán 5 puntos por cada año de experiencia laboral en temas relacionados con chip híbridos FPGA/procesador.
 - Se asignarán 5 puntos por cada curso especializado relacionado con chip híbridos FPGA/procesador.
- Publicaciones y experiencia en proyectos de investigación relacionados con Co-diseño de sistemas en chip híbridos FPGA/procesador: hasta 45 puntos
 - Se asignarán 2 puntos por cada año trabajado en un proyecto de investigación relacionado con Co-diseño de sistemas en chip híbridos FPGA/procesador.
 - Se asignarán 5 puntos por cada publicación en revista internacional indexada en el JCR relacionada con Co-diseño de sistemas en chip híbridos FPGA/procesador.
 - Se asignarán 3 puntos por cada publicación en congreso internacional relacionado con Co-diseño de sistemas en chip híbridos FPGA/procesador.
- Otros méritos: hasta 10 puntos
 - Dos puntos por cada mérito adicional con Co-diseño de sistemas en chip híbridos FPGA/procesador.

Lo que se hace público para general conocimiento, de conformidad con lo dispuesto en la base 4.4 de la convocatoria.

En Zaragoza, a 14 de junio de 2018, El Presidente

Fdo.: Pablo Ibáñez



f72b9241775e96140bd40fef02a2baa4

Copia auténtica electrónica de documento papel. Puede verificar su autenticidad en <http://valide.unizar.es/csv/f72b9241775e96140bd40fef02a2baa4>